

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11)

EP 0 790 547 A1

(12)

DEMANDE DE BREVET EUROPEEN

(43) Date de publication:

20.08.1997 Bulletin 1997/34

(51) Int Cl⁶: G06F 1/04, G06F 1/00

(21) Numéro de dépôt: 97400365.9

(22) Date de dépôt: 19.02.1997

(84) Etats contractants désignés:
DE FR GB IT

(72) Inventeur: Wuidart, Sylvie
94230 Cachan (FR)

(30) Priorité: 19.02.1996 FR 9602030

(74) Mandataire: Schmit, Christian Norbert Marie
Cabinet BALLOT-SCHMIT,
16, avenue du Pont Royal
94230 Cachan (FR)

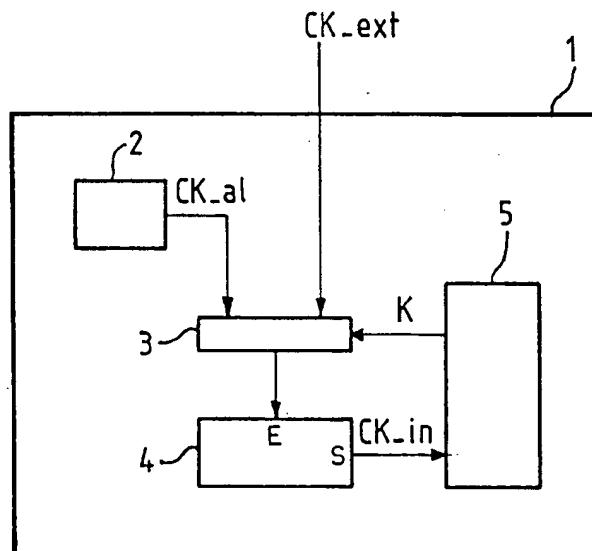
(71) Demandeur: SGS-THOMSON
MICROELECTRONICS S.A.
94250 Gentilly (FR)

(54) Procédé de séquencement d'un circuit intégré

(57) Un procédé de séquencement interne d'un circuit intégré recevant un signal d'horloge externe CK-ext

consiste à utiliser en outre un signal d'horloge aléatoire CK-al généré en interne, et à utiliser l'un ou l'autre selon l'instruction à exécuter.

FIG_1



EP 0 790 547 A1

Description

La présente invention concerne un procédé de séquencement d'un circuit intégré.

L'invention s'applique particulièrement aux circuits intégrés destinés aux cartes à puces.

Les circuits intégrés destinés aux applications du type cartes à puce comportent habituellement une entrée destinée à recevoir un signal d'horloge externe. Ce signal d'horloge est utilisé pour générer un signal d'horloge interne apte à assurer le fonctionnement du circuit intégré.

Le fonctionnement interne du circuit intégré est ainsi séquencé par rapport au signal d'horloge externe.

Pour des applications de type carte à puce, ou pour toute autre application nécessitant une grande sécurité de fonctionnement, il est impératif de pouvoir empêcher qu'un parasitage du signal d'horloge externe puisse perturber le signal d'horloge interne et modifier le fonctionnement du circuit intégré. Ce serait en effet un moyen de réaliser des fraudes.

On a ainsi l'habitude d'utiliser dans le générateur du signal d'horloge interne, un circuit de filtrage apte à s'affranchir de telles perturbations sur le signal d'horloge externe. Un exemple d'un tel générateur est décrit dans le brevet FR 2 708 809. On connaît aussi des structures qui permettent d'obtenir un signal d'horloge interne dont les caractéristiques sont peu dépendantes des variations de température ou des variations liées au procédé de fabrication. Une structure de ce type est par exemple décrite dans le brevet FR 2 707 058.

Cependant, on a découvert dans la présente invention, que de telles structures, si elles permettent d'empêcher de perturber le fonctionnement interne d'un circuit intégré, elles ne permettent cependant pas d'empêcher un autre type de fraude, à savoir l'observation du comportement du circuit intégré. En effet, comme le signal d'horloge interne est basé sur le signal d'horloge externe, ce signal d'horloge externe peut servir de signal de synchronisation. Ceci peut permettre à une personne mal intentionnée d'obtenir notamment des données confidentielles ou même des informations qui lui permettront de reconstituer le programme exécuté par le circuit intégré.

Aussi, le problème technique à résoudre dans la présente invention, est de proposer un moyen pour empêcher que le signal d'horloge externe puisse aussi servir de signal de synchronisation interne, de manière à protéger le circuit intégré contre des fraudes correspondantes.

Une solution à ce problème technique est apportée par la présente invention en utilisant en outre un signal d'horloge aléatoire généré en interne, pour utiliser le signal d'horloge externe ou le signal d'horloge aléatoire selon l'instruction à exécuter par le circuit intégré.

De préférence, on utilisera le signal d'horloge aléatoire au moins pour des opérations traitant des données confidentielles.

On peut même prévoir d'utiliser le signal d'horloge aléatoire par défaut, et ne commuter le signal d'horloge externe que pour les opérations nécessitant une synchronisation externe.

5 L'horloge interne étant totalement indépendante de l'horloge externe, le circuit peut continuer à fonctionner même si aucune horloge externe n'est appliquée. Notamment, tous les contrôles sécuritaires effectués par le logiciel du circuit continuent à être actifs.

10 De cette manière, le fonctionnement interne du circuit intégré n'est plus synchrone du signal d'horloge externe, excepté pour ces opérations qui doivent être synchronisées.

D'autres caractéristiques et avantages de l'invention sont détaillés dans la description qui suit, donnée à titre indicatif et non limitatif de l'invention et en référence aux dessins annexés, dans lesquels :

- la figure 1 représente un schéma bloc d'un circuit intégré selon l'invention;
- la figure 2 représente un chronogramme des signaux d'horloge correspondants.

La figure 1 représente un schéma bloc d'un circuit intégré 1 permettant la mise en oeuvre de l'invention.

Le circuit intégré 1 comprend une entrée pour recevoir un signal d'horloge externe CK-ext. Selon l'invention, il comprend en outre un générateur aléatoire 2 pour fournir un signal d'horloge aléatoire CK-al.

30 Les deux signaux d'horloge CK-ext et CK-al sont appliqués sur deux entrées d'un circuit de commutation 3.

Ce circuit 3 est apte à commuter l'un ou l'autre signal d'horloge sur une entrée E d'un circuit de génération d'un signal d'horloge interne CK-in, selon le niveau O ou 1 d'une commande binaire K.

Ce signal d'horloge interne CK-in est appliquée à la circuiterie du circuit intégré.

Cette circuiterie référencée en 5 n'est pas détaillée sur la figure, mais elle comprend typiquement des circuits mémoires dans lesquels sont notamment mémorisés le programme d'application et des données confidentielles (code d'identification par exemple) et des moyens pour gérer les échanges externes et ces circuits mémoires (processeur, microcontrôleur ou autres).

Le circuit de commutation 3 selon l'invention reçoit la commande binaire de commutation K de cette circuiterie 5. Selon son état logique bas ou haut, cette commande permet de commuter soit le signal d'horloge aléatoire soit le signal d'horloge externe sur l'entrée E du circuit de génération d'horloge 4.

Ce circuit de génération 4 permet de délivrer en sortie un signal d'horloge dont les impulsions sont stabilisées en durée. Typiquement et comme représenté sur la figure 2, la détection d'un front montant sur l'entrée E fait passer le signal de sortie de l'état bas à l'état haut, pendant une durée calibrée cl, puis le signal de sortie repasse à l'état bas pendant au moins une durée déter-

minée d2. Ce n'est qu'à l'expiration de cette durée d2 que le circuit de génération peut prendre en compte une nouvelle impulsion sur son entrée E. Un circuit de génération tel que décrit dans le brevet FR 2 708 809 précédent peut par exemple convenir.

Un circuit intégré comprend ainsi selon l'invention un générateur aléatoire apte à fournir un signal d'horloge aléatoire et un circuit de commutation apte à commuter l'une ou l'autre horloge externe ou aléatoire comme signal impulsif d'entrée du générateur 4 du signal d'horloge interne.

Un tel circuit permet ainsi d'imposer le signal d'horloge aléatoire comme signal impulsif d'entrée au moins pour des opérations traitant de données confidentielles (contenues dans les circuits mémoires de la circuiterie 5). Il permet d'utiliser le signal d'horloge externe pour les opérations nécessitant une synchronisation externe.

De cette manière, les données confidentielles contenues dans le circuit intégré sont protégées des fraudes, puisqu'il n'est plus possible de trouver une synchronisation externe pour espionner les opérations du circuit intégré.

Dans une variante, un tel circuit permet avantagusement d'imposer par défaut le signal d'horloge aléatoire comme signal impulsif d'entrée et de n'utiliser le signal d'horloge externe comme signal impulsif d'entrée que pour des opérations du circuit intégré nécessitant une synchronisation externe.

Avec un tel procédé de séquencement interne, il devient alors impossible de trouver une synchronisation externe. Les seules opérations du circuit intégré qui seront synchronisées avec le signal d'horloge externe seront celles concernant les transmissions de données avec un système externe, par exemple, les transmissions par liaison série.

En pratique, quand le circuit intégré exécute le programme et qu'il arrive sur des instructions correspondants à une transmission (émission ou réception) avec un système externe, il active la commande K(K=1) pour commuter temporairement le signal d'horloge externe.

Dès que la transmission est terminée, il désactive la commande K(K=0) pour commuter à nouveau le signal d'horloge aléatoire.

Un tel procédé de séquencement est illustré à la figure 2 : tant que la commande K est à zéro, le signal d'horloge interne CK-in est basé sur le signal d'horloge aléatoire. Dès que la commande K passe à un, le signal d'horloge interne CK-in est basé sur le signal d'horloge externe.

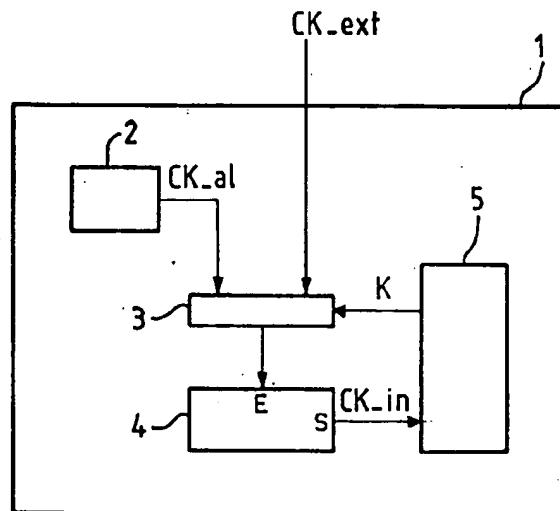
Outre que le procédé de séquencement interne selon cette variante est particulièrement simple à mettre en oeuvre, elle permet au circuit intégré de toujours fonctionner à sa vitesse la plus rapide : quand le séquencement est basé sur le signal d'horloge aléatoire, on peut travailler à la vitesse optimum du circuit intégré (par exemple 40 MHZ) ; quand il est basé sur l'horloge externe, la vitesse du circuit intégré est alors adaptée

aux conditions extérieures (vitesse plus lente, par exemple de l'ordre de 10 MHZ).

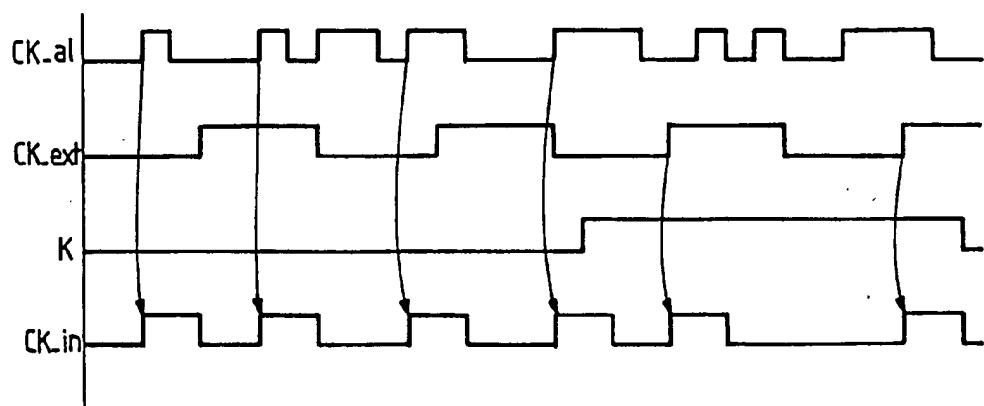
5 Revendications

1. Procédé de séquencement interne d'un circuit intégré à partir d'un circuit de filtrage d'un signal impulsif, le circuit intégré recevant un signal d'horloge externe, caractérisé en ce qu'il consiste à utiliser en outre un signal d'horloge aléatoire généré en interne du circuit intégré, pour imposer le signal d'horloge externe ou le signal d'horloge aléatoire comme signal impulsif selon l'opération à exécuter par le circuit intégré.
2. Procédé de séquencement interne d'un circuit intégré selon la revendication 1, caractérisé en ce qu'il consiste à imposer le signal d'horloge aléatoire au moins pour des opérations traitant des données confidentielles et le signal d'horloge externe au moins pour des opérations du circuit intégré nécessitant une synchronisation externe.
3. Procédé de séquencement interne d'un circuit intégré selon la revendication 1 ou 2, caractérisé en ce qu'il consiste à imposer par défaut le signal d'horloge aléatoire comme signal impulsif et à n'utiliser le signal d'horloge externe que pour des opérations du circuit intégré nécessitant une synchronisation externe.
4. Circuit intégré comprenant une entrée pour recevoir un signal d'horloge externe et un circuit de génération d'un signal d'horloge interne, caractérisé en ce qu'il comprend en outre un générateur d'un signal d'horloge aléatoire et un circuit apte à commuter le signal d'horloge externe ou le signal d'horloge aléatoire en entrée dudit circuit de génération selon l'instruction à exécuter par le circuit intégré.
5. Circuit intégré selon la revendication 4, caractérisé en ce qu'il envoie une commande de commutation du signal d'horloge aléatoire au moins pour des opérations traitant de données confidentielles et une commande de commutation du signal d'horloge externe au moins pour des opérations nécessitant une synchronisation externe.
6. Circuit intégré selon la revendication 4 ou 5, caractérisé en ce qu'il envoie par défaut une commande de commutation du signal d'horloge aléatoire qu'il n'envoie une commande de commutation du signal d'horloge externe que pour des opérations nécessitant une synchronisation externe.

FIG_1



FIG_2





Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

N° de la demande
EP 97 40 0365

DOCUMENTS CONSIDERES COMME PERTINENTS									
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.6)						
Y	FR 2 596 897 A (CASIO COMPUTER CO LTD) 9 Octobre 1987 * page 6, ligne 3 - ligne 20; revendication 1; figure 3 * & JP 62 237 592 A	1,4	G06F1/04 G06F1/00						
Y	US 5 404 402 A (SPRUNK ERIC) 4 Avril 1995 * abrégé; revendication 1; figures *	1,4							

DOMAINES TECHNIQUES RECHERCHES (Int.Cl.6)									
G06F									
<p>Le présent rapport a été établi pour toutes les revendications</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 33%;">Lieu de la recherche</td> <td style="width: 33%;">Date d'achèvement de la recherche</td> <td style="width: 33%;">Examinateur</td> </tr> <tr> <td>BERLIN</td> <td>16 Mai 1997</td> <td>Durand, J</td> </tr> </table> <p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrête-plan technologique O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>				Lieu de la recherche	Date d'achèvement de la recherche	Examinateur	BERLIN	16 Mai 1997	Durand, J
Lieu de la recherche	Date d'achèvement de la recherche	Examinateur							
BERLIN	16 Mai 1997	Durand, J							